

PAT-NO: JP360062706A

DOCUMENT-IDENTIFIER: JP 60062706 A

TITLE: VOLTAGE CONTROLLED OSCILLATING CIRCUIT

PUBN-DATE: April 10, 1985

INVENTOR-INFORMATION:

NAME
OKUI, ISAMU

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP58171536

APPL-DATE: September 17, 1983

INT-CL (IPC): H03B005/32

US-CL-CURRENT: 331/105

ABSTRACT:

PURPOSE: To prevent high frequency oscillation by controlling a gain of an oscillating circuit according to a level change in an output signal of a phase shift circuit connected to the oscillation circuit.

CONSTITUTION: A peak of an output $v_{SB}i$ of an oscillation circuit comprising a variable amplifier 24, a resonator 21, a phase shift circuit 22, a phase detector 25 and a synthesis ratio control circuit 33 is detected by a peak detector 26 and after the output $v_{SB}i$ is shifted by a phase shift circuit 27, the peak is detected by a peak detector 28 and the level of both the peak detection circuits is compared by a threshold value circuit 29. Since the phase shift amount of the phase shift 27 is a function of a frequency of the output $v_{SB}i$, an output (level difference) of the threshold value circuit 29 represents the oscillation frequency. The output of the threshold value circuit 29 is inputted to a gain control circuit 31 and the gain of the variable amplifier 24 is controlled thereby preventing the high frequency oscillation.

COPYRIGHT: (C)1985,JPO&Japio

This Page Blank (uspic)

⑯ 公開特許公報 (A) 昭60-62706

⑮ Int. Cl. 4

H 03 B 5/32

識別記号

庁内整理番号

Z-6749-5J

⑯ 公開 昭和60年(1985)4月10日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 電圧制御発振回路

⑯ 特願 昭58-171536

⑯ 出願 昭58(1983)9月17日

⑮ 発明者 奥井 勇 深谷市幡羅町1丁目9番2号 東京芝浦電気株式会社深谷工場内

⑯ 出願人 株式会社東芝 川崎市幸区堀川町72番地

⑯ 代理人 弁理士 鈴江 武彦 外2名

明細書

1. 発明の名称

電圧制御発振回路

2. 特許請求の範囲

共振子と、この共振子からの発振信号が入力される位相シフト回路と、前記位相シフト回路の入力側の信号と出力側の信号とを合成する合成回路と、この合成回路の合成出力を前記共振子に与える可変増幅器と、前記発振信号をピーク検波する第1のピーク検波器と、前記発振信号を位相シフトした信号をピーク検波する第2のピーク検波器と、前記第1、第2のピーク検波出力レベル比が所定の関係から離れたときに前記可変増幅器の利得を制御し高調波発振を抑える利得制御手段とを具備したことを特徴とする電圧制御発振回路。

3. 発明の詳細な説明

〔発明の技術分野〕

この発明は高調波発振を防止し得る電圧制御発振回路に関する。

〔発明の技術的背景とその問題点〕

例えばカラーテレビジョン受像機の色復調回路には、通常自動位相制御(APC)回路が含まれている。このAPC回路にはさらに、精度の良い電圧制御発振器(VCO)が必要とされる。VCOは、第1図に示すように、共振子11、位相シフト回路12、合成比制御回路13、増幅器14により構成される。VCOの発振出力周波数は、合成比制御回路13の制御電圧を可変することにより変化させられる。APC回路にこのVCOが用いられた場合、位相検波回路15の検波出力が前記制御電圧として用いられる。位相検波回路15は、発振出力とバースト信号との位相差を検出する。

上記のVCOにおいて、共振子11には、水晶などの安定した共振子が用いられる。しかしながらこの共振子は基本波のみならず、高調波に対しても振動が可能であり、第1図に示す回路では、3.58MHz(バースト信号周波数)の他にその3倍波10.7MHzでも安定に発振する可

能性がある。

[発明の目的]

この発明は上記の事情に鑑みてなされたもので、高調波発振を検出してループ利得を下げることにより、高調波発振を防止し得る電圧制御発振回路を提供することを目的とする。

[発明の概要]

この発明は、基準電圧設定部30、しきい値回路29のように、発振信号を位相シフトした信号のレベルを監視し、そのレベルが所定の関係からずれたときに、可変増幅器24の利得を制御する手段を設けることにより、高調波発振を防止するようにしたものである。

[発明の実施例]

以下この発明の実施例を図面を参照して説明する。

第2図において、21は例えば水晶を用いた共振子であり、発振出力(v_1)は、位相シフト回路22と、合成比制御回路23に入力される。合成比制御回路23は、位相シフト回路22の

- 3 -

ル比 τ は、

$$\tau = \cos \phi$$

で与えられる。(第3図参照)ここで ϕ は位相シフト回路22における位相シフト量である。また発振周波数 f 、位相シフト回路を抵抗 R と容量 C で構成すると、

$$\tan \phi = 2\pi f C R$$

が成立する。したがって

$$\tau = \cos[\tan^{-1}(2\pi f C R)]$$

となり、周波数 f によってレベル比 τ が変化することがわかる。従ってレベル比 τ を検出し、その変化に応じてVCOの利得を制御すれば、等価的に系の周波数特性を変えることができ、高周波発振を防止できることになる。

第4図は、第2図の回路構成を更に具体的に示したものである。第4図において、共振子21からの発振信号 v_1 は、トランジスタQ1のエミッタにあらわれた信号は、トランジスタQ4のベースエミッタを介してトランジスタQ10のベ

入力側と出力側の信号を位相合成し、合成出力は、可変増幅器24を介して共振子21に与えられる。また25は、位相検波回路であり、発振出力とバースト信号とを位相検波し、その位相差に応じた出力は、合成比制御回路23の制御端子に加えられる。

更に、発振出力は、直接ピーク検波器26によってピーク検波されるとともに、位相シフト回路27を介して位相シフトされたのち、ピーク検波器28によってピーク検波される。ピーク検波器26, 28の検波出力は、しきい値回路29に与えられてレベル比較される。この場合、例えばピーク検波器26の出力は基準電圧設定部30からの直流バイアスに重畠されて入力される。

しきい値回路29で検出されたレベル差出力は、利得制御回路31を介して可変増幅器24の制御端子に加えられる。

ここで発振信号をベクトル \vec{v}_1 、位相シフトされた信号をベクトル \vec{v}_2 とすると、両信号のレベ

- 4 -

ースに与えられる。

また、トランジスタQ1のエミッタにあらわれた信号は、抵抗R5、コンデンサC1による位相回路によって位相シフトされ、トランジスタQ6のベースエミッタを介してトランジスタQ13のベースに加えられる。

トランジスタQ6～Q13、定電流源I1, I2、抵抗R12～R15は、トランジスタQ10に入力した信号と、トランジスタQ13に入力した信号を合成する回路を形成している。両入力信号の合成比は、トランジスタQ6, Q9のベースに与えられる制御電圧によってコントロールされる。

なお、トランジスタQ2, Q3はバイアス回路を形成している。また、R1～R4はバイアス抵抗、R7, R8, R9もバイアス抵抗、V1はバイアス電源である。さらに、電源ライン35と基準接地ライン36間に直列接続された抵抗R10, R11もバイアス回路を形成し、分圧電圧は、トランジスタQ7, Q8のベースに与

- 5 -

-24-

- 6 -

えられている。

合成信号は、トランジスタQ7, Q9の共通コレクタから導出され、トランジスタQ14, Q15、抵抗R16, R17で構成されるカレントミラー回路を介して、トランジスタQ15のコレクタIC導出される。トランジスタQ15のコレクタIC導出された信号は、トランジスタQ16, Q17, Q18、抵抗R18, R19による可変増幅器を介して、トランジスタQ19のベースエミッタを通り、共振子21IC帰還される。抵抗R20は、トランジスタQ19のベースバイアス用である。

次にトランジスタQ20～Q27, Q28、抵抗R23, R24, R25、コンデンサC2, C3及び抵抗R22は、位相検波回路を形成している。トランジスタQ28のベースには、パースト信号区間にタイミングが一致したパーストゲートパルスが印加される。またトランジスタQ26, Q27のベースには、パースト信号が印加される。さらに、トランジスタQ22,

-7-

た検波出力は、抵抗R30を介してトランジスタQ35のベースに入力される。トランジスタQ34のベースには、トランジスタQ1のエミッタの発振信号が入力される。

トランジスタQ31, Q32、抵抗R27, R29は、基準電圧設定部を構成している。トランジスタQ35, Q36とは、レベル比較を行うもので、位相シフトされた信号のレベルと発振信号のレベルの比が $R29/(R29+R30)$ 以下となったとき、VCOの利得を下げるよう動作する。

トランジスタQ35のコレクタICあらわれた信号は、トランジスタQ37, Q38のカレントミラー回路を介して、抵抗R32の端子電圧としてあらわれる。この電圧は、先の可変増幅器のトランジスタQ16のベースに制御電圧として与えられる。従って、例えば、共振子の3倍波に対しては、利得が発振しきい値より低くなり高調波発振が起きなくなる。

Q25の共通ベースと、トランジスタQ23, Q24の共通ベース間に、発振信号が印加される。これによって、トランジスタQ22, Q23の共通コレクタには、パースト信号と発振信号との位相差に応じた検波出力が得られ、コンデンサC9等で直流電圧化されるこの電圧は、合成比制御電圧としてトランジスタQ9, Q6のベースに与えられる。これによって発振信号の位相はパースト信号の位相に追従するようICコントロールされる。

トランジスタQ29, Q30、コンデンサC4、抵抗R26は、ピーク検波器を構成している。トランジスタQ29のベースには、抵抗R5とコンデンサC1の接続点からとりだした信号が与えられる。ピーク検波された出力信号は、トランジスタQ30のエミッタからとりだされトランジスタQ36のベースに与えられる。

トランジスタQ34, Q33、コンデンサC5、抵抗R28もピーク検波器を構成している。トランジスタQ33のエミッタにあらわれ

-8-

〔発明の効果〕

上記したように、この発明は、発振回路に接続された位相シフト回路の出力信号のレベル変化に従って、発振回路の利得を制御し、これにより高調波発振を防止し得る電圧制御発振回路を提供できる。

4. 図面の簡単な説明

第1図は従来の電圧制御発振回路の構成説明図、第2図はこの発明の一実施例を示す構成説明図、第3図は第2図の回路プロックのベクトル説明図、第4図は第2図の回路プロックを詳細に示す回路図である。

21…共振子、22, 27…位相シフト回路、23…合成比制御回路、24…可変増幅器、25…位相検波回路、26, 28…ピーク検波器、29…しきい値回路、30…基準電圧設定部、31…利得制御回路

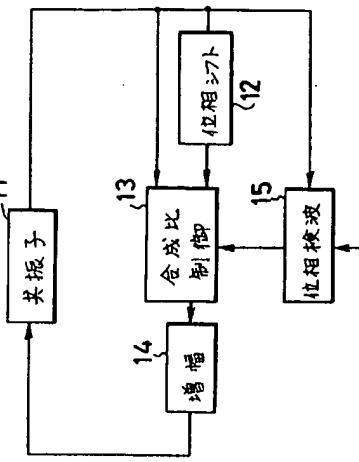
出願人代理人 井理士 鈴江 武彦

-9-

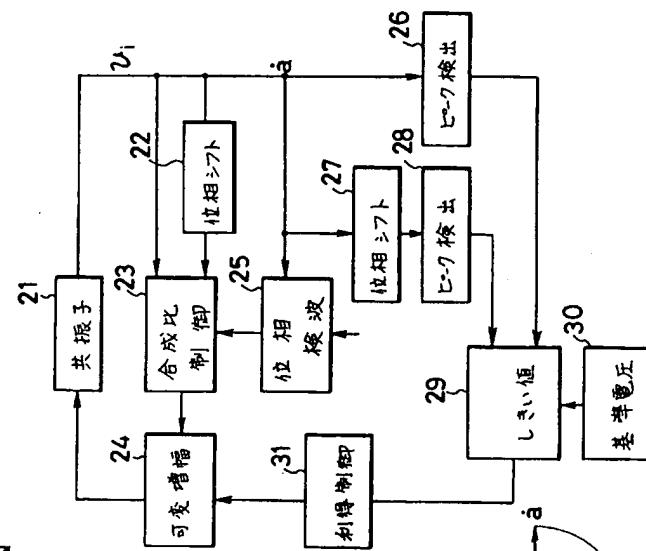
-25-

-10-

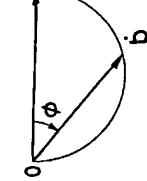
第1図



第2図



第3図



第4図

